

PATENT ABSTRACTS OF JAPAN

(11)Publication number : 2001-313224

(43)Date of publication of application : 09.11.2001

(51)Int.Cl.

H01F 41/04
H05K 3/00

(21)Application number : 2000-088037

(71)Applicant : MATSUSHITA ELECTRIC IND CO
LTD

(22)Date of filing : 28.03.2000

(72)Inventor : KIMURA JUNICHI
TAMURA TOSHIKI
YAJIMA TAKAHIRO
TSUYAMA KAZUHIKO

(30)Priority

Priority number : 11102258
2000043929Priority date : 09.04.1999
22.02.2000

Priority country : JP

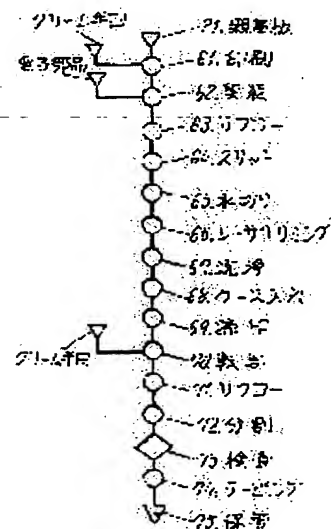
JP

(54) MANUFACTURING METHOD OF HIGH-FREQUENCY MODULE

(57)Abstract:

PROBLEM TO BE SOLVED: To provide a method for manufacturing a high-frequency module having high production efficiency.

SOLUTION: This manufacturing method includes an electronic component packaging process 62 that is composed of a plurality of child substrates 22 that have the same circuit pattern and a parent substrate 21 that is formed by interlocking the child substrates 22 and mounts electronic components to the child substrates 22; a process 64 where a slit for electrically separating an integrated signal terminal is provided after the process 62; a process 66 that allows a pin 39 of an inspection tool to come into contact with the signal terminal of trimming by a laser after the process 64; and a separation process 72 that separates the child substrate 22 from the parent substrate 21 after the process 66, thus improving the productivity of the high-frequency module.

62 電子部品実装工程
64 スリット形成工程
66 レーザによる信号端子のトリミング工程
72 分離工程

LEGAL STATUS

[Date of request for examination]

06.01.2004

[Date of sending the examiner's decision of rejection]

[Kind of final disposal of application other than the examiner's decision of rejection or

application converted registration]

[Date of final disposal for application]

[Patent number]

[Date of registration]

[Number of appeal against examiner's decision
of rejection]

[Date of requesting appeal against examiner's
decision of rejection]

[Date of extinction of right]

Copyright (C); 1998,2003 Japan Patent Office

(19) 日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11) 特許出願公開番号
特開2001-313224
(P2001-313224A)

(43) 公開日 平成13年11月9日 (2001.11.9)

| (51) Int.Cl. ⁷ | 識別記号 | F I | マークシート (参考) |
|---------------------------|------|---------------|-------------|
| H 0 1 F 41/04 | | H 0 1 F 41/04 | C 5 E 0 6 2 |
| H 0 5 K 3/00 | | H 0 5 K 3/00 | X |
| | | | T |

審査請求 未請求 請求項の数27 O L (全 13 頁)

| | | | |
|--------------|---------------------------|----------|---|
| (21) 出願番号 | 特願2000-88037(P2000-88037) | (71) 出願人 | 000005821 松下電器産業株式会社 大阪府門真市大字門真1006番地 |
| (22) 出願日 | 平成12年3月28日 (2000.3.28) | (72) 発明者 | 木村 潤一 大阪府門真市大字門真1006番地 松下電器 産業株式会社内 |
| (31) 優先権主張番号 | 特願平11-102258 | (72) 発明者 | 田村 俊昭 大阪府門真市大字門真1006番地 松下電器 産業株式会社内 |
| (32) 優先日 | 平成11年4月9日 (1999.4.9) | (74) 代理人 | 100097445 弁理士 岩橋 文雄 (外2名) |
| (33) 優先権主張国 | 日本 (J P) | | |
| (31) 優先権主張番号 | 特願2000-43929(P2000-43929) | | |
| (32) 優先日 | 平成12年2月22日 (2000.2.22) | | |
| (33) 優先権主張国 | 日本 (J P) | | |

最終頁に続く

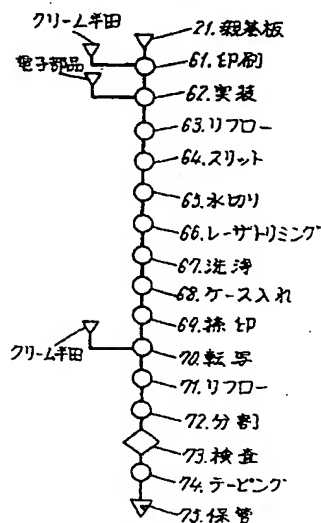
(54) 【発明の名称】 高周波モジュールの製造方法

(57) 【要約】

【課題】 生産効率の高い高周波モジュールの製造方法を提供する。

【解決手段】 同一の回路パターンが設けられた複数個の子基板22と、この子基板22が連結して形成された親基板21とから成り、これらの子基板22に電子部品を装着する電子部品実装工程62と、この工程62の後に、一体成形された信号端子を電気的に分離するスリットを設ける工程64と、この工程64の後に、信号端子に検査治具のピン39を当接させてレーザーでトリミングする工程66と、この工程66の後に、子基板22を親基板21から分離する分割工程72を有するものである。これにより、高周波モジュールの生産性が向上する。

62 電子部品実装工程
64 スリットを設ける工程
66 レーザトリミングとする工程
72 分割工程



【特許請求の範囲】

【請求項1】 同一の回路パターンが設けられるとともに略四角形をした複数個の子基板と、この子基板同士が連結して形成されるとともに両端には連結部を有した親基板とから成り、前記子基板の横側面に第1の回路に接続された信号端子を設けるとともに、この信号端子は隣接して形成された他の子基板の第2の回路に接続された信号端子と一体成形され、これらの子基板に電子部品を装着する第1の工程と、この第1の工程の後に、前記一体成形された前記子基板の信号端子と隣接する他の子基板の信号端子とを前記親基板の両端に設けられた連結部を残して電氣的に分離する第2の工程と、この第2の工程の後に、前記子基板の信号端子に検査治具のピンを当接させて第1の検査を行う第3の工程と、この第3の工程の後に、前記子基板の縦側面を切断して前記子基板を前記親基板から分離する第4の工程を有する高周波モジュールの製造方法。

【請求項2】 第2の工程における信号端子の分離は、スリットで分離する請求項1に記載の高周波モジュールの製造方法。

【請求項3】 第2の工程における信号端子の分離は、溝を形成することにより分離する請求項1に記載の高周波モジュールの製造方法。

【請求項4】 第3の工程におけるピンの当接時には、どのピンよりもグランドピンを先に当接させるとともに、ピンの離脱時にはどのピンよりも後で前記グランドピンを離脱させる請求項1に記載の高周波モジュールの製造方法。

【請求項5】 第1の検査は、複数個の子基板を同時に検査する請求項1に記載の高周波モジュールの製造方法。

【請求項6】 請求項1に記載の高周波モジュールの製造方法において、第4の工程の後に、第2の検査を行う第5の工程と、この第5の工程の後に、高周波モジュールをテーピング実装する第6の工程を有する高周波モジュールの製造方法。

【請求項7】 同一の回路パターンが設けられるとともに略四角形をした複数個の子基板と、この子基板同士が連結して形成されるとともに両端には連結部を有した親基板とから成り、前記子基板の横側面に第1の回路に接続された信号端子を設けるとともに、この信号端子は隣接して形成された他の子基板の第2の回路に接続された横側面の信号端子と一体成形され、これらの子基板同士の縦側面を電氣的に分離する第1の工程と、この第1の工程の後に前記子基板に電子部品を装着する第2の工程と、この第2の工程の後に、前記一体成形された前記子基板の信号端子と隣接する他の子基板の信号端子とを前記親基板の両端に設けられた連結部を残して電氣的に分離する第3の工程と、この第3の工程の後に、前記子基板の信号端子に検査治具のピンを当接させて検査を行う

第4の工程と、この第4の工程の後に、前記子基板の縦側面を切断して前記子基板を前記親基板から分離する第5の工程を有する高周波モジュールの製造方法。

【請求項8】 第3の工程における信号端子の分離は、スリットで分離する請求項7に記載の高周波モジュールの製造方法。

【請求項9】 第3の工程における信号端子の分離は、溝を形成することにより分離する請求項7に記載の高周波モジュールの製造方法。

10 【請求項10】 第4の工程におけるピンの当接時には、どのピンよりもグランドピンを先に当接させるとともに、ピンの離脱時にはどのピンよりも後で前記グランドピンを離脱させる請求項7に記載の高周波モジュールの製造方法。

【請求項11】 第4の工程における検査は、複数個の子基板を同時に検査する請求項7に記載の高周波モジュールの製造方法。

20 【請求項12】 第4の工程における検査は、個々の子基板の信号端子に対して略同一の場所にピンを押圧して電気信号を導通させる請求項11に記載の高周波モジュールの製造方法。

【請求項13】 親基板の両端に設けられた連結部を残して隣接する子基板同士を電氣的に分離する第3の工程の後に、前記子基板にシールドケースを挿入する工程を設けた請求項8に記載の高周波モジュールの製造方法。

【請求項14】 スリットで分離する子基板の切断面はシールドケースよりも突出するように切断された請求項13に記載の高周波モジュールの製造方法。

30 【請求項15】 スリットで分離する子基板の切断面とシールドケースの側面とは略等しくなるように切断した請求項13に記載の高周波モジュールの製造方法。

【請求項16】 シールドケースの側面は、天面に比べて粗面を形成した請求項15に記載の高周波モジュールの製造方法。

【請求項17】 子基板の分離工程は、回転刃を用いて切断するとともに、この回転刃によりシールドケースの側面に粗面を形成する請求項16に記載の高周波モジュールの製造方法。

40 【請求項18】 シールドケースは、金型で打ち抜いて形成するとともに、この打ち抜き方向に折り曲げて折り曲げ部を形成し、この折り曲げ部の先端に形成する脚を子基板の側面に形成されたグランド端子に半田付けする請求項13に記載の高周波モジュールの製造方法。

【請求項19】 シールドケースの天面に、レーザ光線で捺印する請求項13に記載の高周波モジュールの製造方法。

50 【請求項20】 請求項7に記載の高周波モジュールの製造方法において、子基板を親基板から分離する第5の工程の後に、高周波モジュールをテーピング実装する第6の工程を有する高周波モジュールの製造方法。

【請求項 21】 同一の回路パターンが設けられるとともに略四角形をした複数個の子基板と、この子基板同士が連結して形成されるとともに両端には連結部を有した親基板とから成り、前記子基板に電子部品を装着する第 1 の工程と、この第 1 の工程の後に、前記子基板にシールドケースを挿入する第 2 の工程と、この第 2 の工程の後に、前記子基板の側面を切断して前記子基板を前記親基板から分離する第 3 の工程を有する高周波モジュールの製造方法。

【請求項 22】 子基板の側面が切断された切断面はシールドケースよりも突出するように切断された請求項 21 に記載の高周波モジュールの製造方法。

【請求項 23】 子基板の切断面とシールドケースの側面とは略等しくなるように切断した請求項 21 に記載の高周波モジュールの製造方法。

【請求項 24】 シールドケースの側面は、天面に比べて粗面を形成した請求項 23 に記載の高周波モジュールの製造方法。

【請求項 25】 子基板の分離工程は、回転刃を用いて切断するとともに、この回転刃によりシールドケースの側面に粗面を形成する請求項 24 に記載の高周波モジュールの製造方法。

【請求項 26】 第 2 の工程と第 3 の工程との間に、子基板に設けられた信号端子に検査治具のピンを当接させて検査を行う工程を設けた請求項 21 に記載の高周波モジュールの製造方法。

【請求項 27】 シールドケースは、金型で打ち抜いて形成するとともに、この打ち抜き方向に折り曲げて折り曲げ部を形成し、この折り曲げ部の先端に形成する脚を子基板の側面に形成されたランド端子に半田付けする請求項 21 に記載の高周波モジュールの製造方法。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】本発明は、携帯電話等に使用される高周波モジュールの製造方法に関するものである。

【0002】

【従来の技術】以下、従来の電圧制御発振器（以下、VCO という。なお、これは高周波モジュールの一例として用いたものである。）の製造方法は、先ず、図 17 に示すように、親基板 1 内に複数の同一パターンを有する子基板 2 が連結して設けられており、この子基板 2 に電子部品を装着する第 1 の工程と、この第 1 の工程の後に、図 18 に示すように親基板 1 に連結されていた子基板 2 を個片に分割する第 2 の工程と、この第 2 の工程の後で、分割された子基板 2 の一つずつに電源を加えて動作を確認するとともにパターンで形成された共振器のインダクタンスをレーザ光線でトリミングして周波数調整を行う第 3 の工程と、この第 3 の工程の後で、図 19 に示すように、子基板 2 にシールドケース 3 を被せる第 4

の工程と、この第 4 の工程の後で、最終検査を行う第 5 の工程とを有していた。

【0003】なお、図 20 は、親基板 1 の要部拡大図であり、親基板 1 内に長方形をした子基板 2 が複数個連結されており、この子基板 2 の端は親基板 1 の両端に形成された連結部 4 に連結されている。5、6、7、8 は信号端子であり、子基板 2 の横側面 10 に設けられている。また、9 は横側面 10 に設けられたランド端子であり、11 は縦側面 12 に設けられたランド端子である。そして、たとえば信号端子 5 は、パターンで第 1 の回路 13 に接続されており、この第 1 の回路 13 はパターンで第 2 の回路 14 を介して信号端子 6 に接続されている。また、信号端子 7 はパターンで第 3 の回路 15 を介して信号端子 8 に接続されている。また、16 は金型で打ち抜くダミー部であり、子基板 2 の横側面 10 を形成するため金型で打ち抜いていた。縦側面 12 は、V 溝を設けておいて、後で割って子基板 2 を分離していた。

【0004】

【発明が解決しようとする課題】しかしながらこのような従来の VCO に代表される高周波モジュールの製造方法では、第 2 の工程で親基板 1 から子基板 2 を分離してしまい、その上で第 3 の工程において、再び全ての子基板 2 を並べて周波数調整をする必要があり、生産効率が低かった。

【0005】そこで本発明は、この問題を解決したもので、生産効率の高い高周波モジュールの製造方法を提供することを目的としたものである。

【0006】

【課題を解決するための手段】この目的を達成するために本発明の高周波モジュールの製造方法は、同一の回路パターンが設けられるとともに略四角形をした複数個の子基板と、この子基板同士が連結して形成されるとともに両端には連結部を有した親基板とから成り、前記子基板の横側面に第 1 の回路に接続された信号端子を設けるとともに、この信号端子は隣接して形成された他の子基板の第 2 の回路に接続された信号端子と一体成形され、これらの子基板に電子部品を装着する第 1 の工程と、この第 1 の工程の後に、前記一体成形された前記子基板の信号端子と隣接する他の子基板の信号端子とを前記親基板の両端に設けられた連結部を残して電気的に分離する第 2 の工程と、この第 2 の工程の後に、前記子基板の信号端子に検査治具のピンを当接させて第 1 の検査を行う第 3 の工程と、この第 3 の工程の後に、前記子基板の縦側面を切断して前記子基板を前記親基板から分離する第 4 の工程を有するものである。これにより、高周波モジュールの生産性が向上する。

【0007】

【発明の実施の形態】本発明の請求項 1 に記載の発明は、同一の回路パターンが設けられるとともに略四角形をした複数個の子基板と、この子基板同士が連結して形

成されるとともに両端には連結部を有した親基板とから成り、前記子基板の横側面に第1の回路に接続された信号端子を設けるとともに、この信号端子は隣接して形成された他の子基板の第2の回路に接続された信号端子と一体成形され、これらの子基板に電子部品を装着する第1の工程と、この第1の工程の後に、前記一体成形された前記子基板の信号端子と隣接する他の子基板の信号端子とを前記親基板の両端に設けられた連結部を残して電氣的に分離する第2の工程と、この第2の工程の後に、前記子基板の信号端子に検査治具のピンを当接させて第1の検査を行う第3の工程と、この第3の工程の後に、前記子基板の縦側面を切断して前記子基板を前記親基板から分離する第4の工程を有する高周波モジュールの製造方法であり、連結して設けられた子基板の横側面同士に一体的に設けられた信号端子を互いに電氣的に分離する第2の工程を有しているため、第3の工程の検査までワークシート状で行うことが可能となる。このようにすることにより、子基板の個片への分割は、第3の工程の後となり、従来のように、分割したものを再び並べ直して検査するというような手間が省け生産性が著しく向上する。

【0008】また、子基板同士の分離は、横側面に設けられた信号端子を直接分離しているため、従来のように金型で打ち抜くダミー部分が不要となり、基板の材料取りが改善され、低価格化が実現できる。

【0009】請求項2に記載の発明は、第2の工程における信号端子の分離をスリットで分離する請求項1に記載の高周波モジュールの製造方法であり、スリットで分離しているため、隣接する信号端子同士の電氣的な分離が確実に行われる。また、分離が機構的に行われるため、例えば子基板の横側面を後で製造者の手で割るというような手間が省ける。

【0010】請求項3に記載の発明は、第2の工程における信号端子の分離は、溝を形成することにより分離する請求項1に記載の高周波モジュールの製造方法であり、溝での分離のため電氣的には分離されていても機構的には分離されていないため、第3の工程でピンを当接しても子基板が当接力で変形して曲がることはなく確実に当接され、第3の工程における第1の検査の信頼性が向上する。

【0011】請求項4に記載の発明は、第3の工程におけるピンの当接時には、どのピンよりもグランドピンを先に当接させるとともに、ピンの離脱時にはどのピンよりも後で前記グランドピンを離脱させる請求項1に記載の高周波モジュールの製造方法であり、このような電源投入のシールドケースを行うことにより、電氣的に安定した検査が実現できる。

【0012】請求項5に記載の発明の第1の検査は、複数個の子基板を同時に検査する請求項1に記載の高周波モジュールの製造方法であり、検査効率が向上する。

【0013】請求項6に記載の発明は、請求項1に記載の高周波モジュールの製造方法において、第4の工程の後に、第2の検査を行う第5の工程と、この第5の工程の後に、高周波モジュールをテーピング実装する第6の工程を有する高周波モジュールの製造方法であり、個片にした後、最終的に第2の検査を行っているため、性能の均一した高周波モジュールが得られる。また、この高周波モジュールはテーピングされるため、装置への組み込み効率が向上する。更に、テーピングするため管理が容易となる。

【0014】請求項7に記載の発明は、同一の回路パターンが設けられるとともに略四角形をした複数個の子基板と、この子基板同士が連結して形成されるとともに両端には連結部を有した親基板とから成り、前記子基板の横側面に第1の回路に接続された信号端子を設けるとともに、この信号端子は隣接して形成された他の子基板の第2の回路に接続された横側面の信号端子と一体成形され、これらの子基板の縦側面を電氣的に分離する第1の工程と、この第1の工程の後に子基板に電子部品を装着する第2の工程と、この第2の工程の後に、前記一体成形された前記子基板の信号端子と隣接する他の子基板の信号端子とを前記親基板の両端に設けられた連結部を残して電氣的に分離する第3の工程と、この第3の工程の後に、前記子基板の信号端子に検査治具のピンを当接させて検査を行う第4の工程と、この第4の工程の後に、前記子基板の縦側面を切断して前記子基板を前記親基板から分離する第5の工程を有する高周波モジュールの製造方法であり、第1の工程で子基板同士の縦側面での電氣的結合を切り離すとともに、横側面を電氣的に分離する第3の工程を有しているため、略最終工程である第4の工程の検査までワークシート状で行うことが可能となる。このようにすることにより、子基板の個片への分割は、第4の工程の後となり、従来のように、分割したものを再び並べ直して検査することなく、子基板としては最終の電気検査まで行うことができるため、従来に比べて大幅な手間が省け生産性が著しく向上する。

【0015】また、子基板同士の分離は、横側面に設けられた信号端子を直接電氣的に分離しているため、従来のように金型で打ち抜くダミー部分が不要となり、基板の材料取りが改善され、低価格化が実現できる。

【0016】請求項8に記載の発明は、第3の工程における信号端子の分離をスリットで分離する請求項7に記載の高周波モジュールの製造方法であり、スリットで分離しているため、隣接する信号端子同士の電氣的な分離が確実に行われる。また、分離が機構的に行われるため、例えば子基板の横側面を後で製造者の手で割るというような手間が省ける。

【0017】請求項9に記載の発明は、第3の工程における信号端子の分離は、溝を形成することにより分離する請求項7に記載の高周波モジュールの製造方法であ

り、溝での分離のため電気的には分離されていても機構的には分離されていないので、第4の工程でピンを当接しても子基板が当接力で変形して曲がることはなく確実に当接され、第4の工程における検査の信頼性が向上する。

【0018】請求項10に記載の発明は、第4の工程におけるピンの当接時には、どのピンよりもグランドピンを先に当接させるとともに、ピンの離脱時にはどのピンよりも後で前記グランドピンを離脱させる請求項7に記載の高周波モジュールの製造方法であり、このような電源投入のシーケンスを行うことにより、電気的に安定した検査が実現できる。

【0019】請求項11に記載の発明は、第4の工程における検査は、複数個の子基板を同時に検査する請求項7に記載の高周波モジュールの製造方法であり、検査効率が向上する。

【0020】請求項12に記載の発明は、第4の工程における検査は、個々の子基板の信号端子に対して略同一の場所にピンを押圧して電気信号を導通させる請求項11に記載の高周波モジュールの製造方法であり、夫々の子基板に対して同一条件で検査することができる。

【0021】請求項13に記載の発明は、親基板の両端に設けられた連結部を残して隣接する子基板同士を電気的に分離する第3の工程の後に、前記子基板にシールドケースを挿入する工程を設けた請求項8に記載の高周波モジュールの製造方法であり、子基板にシールドケースを被せるので、モジュールとしての扱いが容易になる。また、外部からのノイズの影響を受けることもないし、外部へノイズを放出することもない。

【0022】請求項14に記載の発明は、スリットで分離する子基板の切断面はシールドケースよりも突出するように切断された請求項13に記載の高周波モジュールの製造方法であり、子基板の切断面はシールドケースよりも突出するので、親基板から子基板を分割するとき、分割のための刃物でシールドケースに擦り傷を付けることはない。また、例えば外力が加わったとしても、シールドケースの半田付け部分にこの外力が直接伝達されることはなく、クラックの発生を防止することができる。

【0023】請求項15に記載の発明は、スリットで分離する子基板の切断面とシールドケースの側面とは略等しくなるように切断した請求項13に記載の高周波モジュールの製造方法であり、切断面が子基板の側面から突出することはないので、高周波モジュールの小型化を図ることができる。また、子基板の材料取りが良くなる。

【0024】請求項16に記載の発明は、シールドケースの側面は、天面に比べて粗面を形成した請求項15に記載の高周波モジュールの製造方法であり、粗面を形成することによりシールドケースの表面積が大きくなり、放熱性能が向上する。また、粗面を形成することにより、摩擦力が増し容易に高周波モジュールを保持するこ

とができる。

【0025】請求項17に記載の発明は、子基板の分離工程は回転刃を用いて切断するとともに、この回転刃によりシールドケースの側面に粗面を形成する請求項16に記載の高周波モジュールの製造方法であり、粗面を形成するための別の工程を設ける必要がなく、生産性が向上する。

【0026】請求項18に記載の発明は、シールドケースは金型で打ち抜いて形成するとともに、この打ち抜き方向に折り曲げて折り曲げ部を形成し、この折り曲げ部の先端に形成する脚を子基板の側面に形成されたグランド端子に半田付けする請求項13に記載の高周波モジュールの製造方法であり、このシールドケースの打ち抜きによって生ずるバリのため、グランド端子との間に隙間ができ、この隙間に毛細管現象で万遍なく半田が充填されるので、導通抵抗が小さくなるとともに強固な接着が得られる。また、バリは子基板側面の内側に位置することになるので、子基板同士の距離を狭くすることができ、基板取り枚数を向上させることができる。

【0027】請求項19に記載の発明は、シールドケースの天面に、レーザ光線で捺印する請求項13に記載の高周波モジュールの製造方法であり、夫々の子基板の略同じ位置に捺印をすることができる。また、レーザ光線による捺印なので、狭い場所でも容易に捺印できる。更に、レーザ光線による捺印なので、手で擦っても消えることはない。

【0028】請求項20に記載の発明は、請求項7に記載の高周波モジュールの製造方法において、子基板を親基板から分離する第5の工程の後に、高周波モジュールをテーピング実装する第6の工程を有する高周波モジュールの製造方法であり、個片にした後、高周波モジュールはテーピングされるので、装置への組み込み効率が向上する。更に、テーピングするので管理が容易となる。

【0029】請求項21に記載の発明は、同一の回路パターンが設けられるとともに略四角形をした複数個の子基板と、この子基板同士が連結して形成されるとともに両端には連結部を有した親基板とから成り、前記子基板に電子部品を装着する第1の工程と、この第1の工程の後に、前記子基板にシールドケースを挿入する第2の工程と、この第2の工程の後に、前記子基板の側面を切断して前記子基板を前記親基板から分離する第3の工程を有する高周波モジュールの製造方法であり、ワークシート状態でシールドケースを被せることができるので、従来に比べて大幅な手間が省け生産性が著しく向上する。また、シールドケースが被せてあるので、モジュールとしての扱いが容易になる。更に、外部からのノイズの影響を受けることもないし、外部へノイズを放出することもない。

【0030】請求項22に記載の発明は、子基板の側面が切断された切断面はシールドケースよりも突出するよ

うに切断された請求項21に記載の高周波モジュールの製造方法であり、子基板の切断面はシールドケースよりも突出するので、親基板から子基板を分割するとき、分割のための刃物でシールドケースに擦り傷を付けることはない。また、例えば外力が加わったとしても、シールドケースの半田付け部分にこの外力が直接伝達されることはなく、クラックの発生を防止することができる。

【0031】請求項23に記載の発明は、子基板の切断面とシールドケースの側面とは略等しくなるように切断した請求項21に記載の高周波モジュールの製造方法であり、切断面が子基板の側面から突出することはないので、高周波モジュールの小型化を図ることができる。また、子基板の材料取りが良くなる。

【0032】請求項24に記載の発明は、シールドケースの側面は、天面に比べて粗面を形成した請求項23に記載の高周波モジュールの製造方法であり、粗面を形成することによりシールドケースの表面積が大きくなり、放熱性能が向上する。また、粗面を形成することにより、摩擦力が増し容易に高周波モジュールを保持することができる。

【0033】請求項25に記載の発明は、子基板の分離工程は回転刃を用いて切断するとともに、この回転刃によりシールドケースの側面に粗面を形成する請求項24に記載の高周波モジュールの製造方法であり、粗面を形成するための別の工程を設ける必要がなく、生産性が向上する。

【0034】請求項26に記載の発明は、第2の工程と第3の工程との間に、子基板に設けられた信号端子に検査治具のピンを当接させて検査を行う工程を設けた請求項21に記載の高周波モジュールの製造方法であり、従来のように、分割したものを再び並べ直して検査することなく、子基板としては最終の電気検査までワークシート状で行うことができるので、従来に比べて大幅な手間が省け生産性が著しく向上する。

【0035】請求項27に記載の発明は、シールドケースは金型で打ち抜いて形成されるとともに、この打ち抜き方向に折り曲げて折り曲げ部を形成し、この折り曲げ部の先端に形成する脚を子基板の側面に形成されたグラウンド端子に半田付けする請求項21に記載の高周波モジュールの製造方法であり、このシールドケースの打ち抜きによって生ずるバリのため、グラウンド端子との間に隙間ができ、この隙間に毛細管現象で万遍なく半田が充填されるので、導通抵抗が小さくなるとともに強固な接着が得られる。また、バリは子基板側面の内側に位置することになるので、子基板同士の距離を狭くすることができ、基板取り枚数を向上させることができる。

【0036】以下、図面に基づいて本発明の実施の形態を説明する。

【0037】(実施の形態1) 以下、VCOを高周波モジュールの一例として、実施の形態1を説明する。図2

は親基板21の平面図であり、この親基板21は4層となっている。この親基板21は、91mm×94mmの外形寸法を有し、その中には、6.5mm×5.3mmの子基板22が168個連結して形成されている。この子基板22の個々はすべて同一の形状をしたパターン配線で形成されるとともに電子部品が装着されている。23は固定用の孔であり、24は、電子部品の装着時に位置を確認するためのマークである。

【0038】このように形成された親基板21を図3に示すように、複数個連結された子基板22の横側面に沿って、ダイシングでスリット25を設ける。この時、親基板21の両端には、連結部26が形成されているので、子基板22がバラバラになることはなく、ワークシート状となっている。この製造方法に関しては、特願平8-220942号に詳しく記載されている。なお、スリット25は子基板22の信号端子を電氣的に分離すれば良いので、溝であっても良い。但し、この場合には後で子基板22の横側面を再び機構的に分離する必要がある。

【0039】図4は、親基板21の要部平面図である。図4において、親基板21内に長方形をした子基板22が複数個連結されており、この子基板22の端は親基板21の両端に形成された連結部26に連結されている。

【0040】27、28、29、30は信号端子であり、子基板22の横側面31に設けられている。また、32は横側面31に設けられたグラウンド端子であり、33は縦側面34に設けられたグラウンド端子である。そして、たとえば信号端子27は、パターンで第1の回路35に接続されており、この第1の回路35はパターンで第2の回路36を経て信号端子28に接続されている。また、信号端子29はパターンで第3の回路37を経て信号端子30に接続されている。

【0041】また、25は子基板22の横側面31に沿ってダイシングで形成されたスリットであり、隣り合う子基板22に設けられた信号端子27と28及び信号端子29と30とを電氣的にも機構的にも分離している。このように子基板22の横側面31で電氣的に分離されているので、子基板22が親基板21に連結部26で連結された状態で、信号端子27、28、29、30に独立に信号を接続して、VCOを動作させることができる。なお、25はスリットでなく、溝であっても良い。この場合、後で割って子基板22を分離する必要がある。図5は、隣接する子基板22の部分拡大図である。

【0042】図6は、第1の検査で使用する検査装置である。図6において、38は押圧部であり、この押圧部38にはバネ力で上方へ付勢されたピン39が植設されると共に、このピン39の信号は検査装置本体40に接続されている。21は親基板であり、この親基板21内には子基板22が連結して設けられている。そして、押圧部38がA方向に上昇したり、B方向に下降すること

により、ピン39が子基板22に設けられた信号端子27、28、29、30に当接したり離脱したりする。ピン39が当接した状態で、一つずつ順に子基板22内に設けられたVCOを動作させ、レーザトリミングでインダクタンスパターンをカットして周波数の調整を行う。

【0043】また、41は子基板22上に載置された基台であり、前記複数のピン39が同時に当接するように、その表面は直線状になっている。このようにして、親基板21にスリット25を設けることにより、連結された子基板22がたわまないように押さえており、ピン39と信号端子27、28、29、30との接触を確実にしている。この基台41は、上方からブランジャで押下するとともに、下方からはバネで付勢されたピン39が上昇するので、ピン39は確実に信号端子27、28、29、30に当接する。なお、この検査装置の上下は逆にしても良い。このようにして、横一列に形成された子基板22の検査が終わると次の列の子基板の検査を順次行う。以下、同様である。

【0044】ここで、ピン39の当接は、どのピンよりも先にグランドピンを信号端子に当接させるとともにピン39の離脱時は、どのピンよりも後にグランドピンを離脱させることにより、信号供給の安定化を図っている。

【0045】また、ピン39は連結された子基板22の一個ずつに電源を入れて動作テストとレーザトリミングを行っているが、これは一度に複数個行うこともできる。このようにすれば、効率は更に向上する。このように、本発明で使用する検査装置を用いて製造した高周波モジュールでは、どのモジュールも夫々対応した位置においては略同一位置に同一深さのピン39の痕跡が残ることになる。

【0046】図7は、高周波モジュールとしてのVCOの回路図である。図7において、42は共振回路であり、この共振回路42は、制御信号入力端子43から入力された信号でバリキャップダイオード44の容量を変えて共振周波数を変化させている。また、45はパターンで形成されたインダクタであり、このインダクタ45をレーザ光線でトリミングすることにより、インダクタンス値を変えて共振周波数を調整している。この共振回路42は発振回路46に接続され、発振出力端子47から出力される。48は電源入力端子であり、VCO回路に電源を供給するものである。ここで、例えば図4に対応させると、制御信号入力端子43は信号端子27に対応し、発振出力端子47は信号端子28に対応し、電源入力端子48は信号端子29に対応している。また、信号端子30はグランドに接続されている。

【0047】図8は、高周波モジュールとしてのVCO/PLLの回路図である。図8において、50はVCO回路であり、51はPLL回路であり、52はローパスフィルタである。そして、その構成はVCO回路50の

出力53はPLL回路51の一方の入力54に入力されると共に他方の比較入力55には信号端子56から水晶振動子による基準周波数が入力される。そしてこの出力56aはローパスフィルタ52を介してVCO回路50の共振回路が形成されるバリキャップダイオード57に接続されている。またこのVCO回路50の出力53は信号端子58から出力される。59はパターンで形成されたインダクタンスであり、レーザ光線によるトリミングで共振回路のインダクタンスを調整するものである。

【0048】以上のように構成されたVCO/PLLにおいて、信号端子60から入力されるデータ信号に従ってバリキャップダイオード57の容量を変化させて、信号端子58から出力される発振出力周波数を設定している。この回路においては図7のVCOと比べるとたくさんの信号端子が子基板22の横側面31に導出されることになる。しかしながらこの場合も信号端子（例えば、80～85）は、全て横側面に設けることが重要である。グランド端子86のみ縦側面であっても良い。なお、実施の形態2ではグランド端子86以外の信号であっても縦側面に設けることができる。

【0049】次に、図1を用いてこれらの高周波モジュールの製造工程を説明する。まず、子基板22が複数個連結して形成されたワークシート状の親基板21にクリーム半田を印刷61する。次に電子部品を実装62して、次にリフロー63して電子部品を全ての子基板22に固着する。次に、子基板22の横側面31をダイシングでスリット25を形成64する。このことにより、隣接する子基板22の信号端子を電気的に分離することができる。そして、ダイシング時に使用した水を排出する水切り65を行う。次に子基板22に電源をピン39から供給して発振周波数を検査装置本体40で確認しながらレーザトリミング66を行い周波数調整を行っている。この66の工程を第1の検査という。次に洗浄67を行ってから、シールドケースを被せ68、このシールドケースに捺印69する。そしてクリーム半田を転写70してリフロー71により、子基板22と、シールドケースとを固着する。このようにこの71の工程までワークシート状の親基板21のままである。従って、生産効率は非常に高くなる。

【0050】そして、次に親基板21から子基板22を個片に分割72する。分割した子基板22は最終的な電気性能等の性能の検査（第2の検査）73を行い、完成したVCOの状態にする。次に、このVCOをテーピング74して保管75する。

【0051】（実施の形態2）実施の形態2においては、実施の形態1において、子基板22を分割した後に行われる電気検査を中心とした第2の検査を、子基板22を分割する前に行うものである。これを実現するために、先ず第1の工程で隣接する子基板同士の間方向の電気接続を子基板の縦側面で電気的に分離している。そし

て次に、第2の工程で隣接する子基板同士の横側面の電氣的接続を分離する。従ってこの時点で、子基板の個々は完全に電氣的に独立したものとなる。このようにして、親基板から子基板を分割する前のワークシート状の基板の状態で個々の高周波モジュールの全ての検査を完了することができ、生産性が大幅に向上するものである。

【0052】すなわち、この生産方法は図9に示すように、先ず親基板を用意する。この親基板は実施の形態1の親基板と同様であって、略四角形をしている。この親基板の中には縦横に子基板が連結されている。この親基板から最初の工程では、隣接する子基板同士の横方向への電氣的な接続をトリミング101で分離（即ち、縦側面での電氣的な分離）している。なお、これは初期の親基板の状態でパターン的に不接続にすることも可能である。また、この技術については図10、図11で後述する。

【0053】次の工程で親基板にクリーム半田を印刷102する。クリーム半田を印刷102した後、電子部品を実装103して、次にリフロー104炉を通して電子部品を全ての子基板に固着する。

【0054】次に、子基板の横側面をダイシングでスリットを形成105する。このことにより、隣接する子基板同士の信号端子を横側面で電氣的に分離することができる。そして、ダイシング時に使用した水を排出する水切り106を行う。

【0055】次に子基板に検査治具のピンから電源を供給して発振周波数を検査装置で確認しながらレーザトリミング107を行い周波数調整を行っている。この107の工程を第1の検査という。

【0056】次に洗浄108を行ってから、シールドケースを被せ109、このシールドケースに捺印110する。そしてクリーム半田を転写111してリフロー112により、子基板とシールドケースとを固着する。次に、最終的な電氣的な性能の検査である第2の検査113を行う。

【0057】そして、次に親基板から子基板を個片に分割114する。分割された子基板は完成されたVCOの状態となり、次にこのVCOをテーピング115して保管116する。このように第2の検査113までの工程をワークシート状の親基板のまま行うものである。従って、生産効率は非常に高くなる。

【0058】図10は、実施の形態2における親基板121の要部の平面図である。122は子基板であり、実施の形態1と同様親基板121内に連結されている。123は連結部であり、124はダイシングすることにより設けられるスリットである。このスリット124は隣接する子基板122の信号端子を電氣的に分離すれば良いので、溝であっても良い。但し、この場合には後で子基板122の横側面を再び機構的に分離する必要がある

る。

【0059】図10において、125～132は信号端子であり、子基板122の横側面133と縦側面136に設けられている。また、134は横側面133に設けられたグランド端子であり、135は縦側面136に設けられたグランド端子である。そして、たとえば信号端子125は、パターンで第1の回路137に接続されており、この第1の回路137はパターンで第2の回路138を経て信号端子128に接続されている。また、信号端子130はパターンで第3の回路139を経て信号端子131に接続されている。

【0060】また、124は子基板122の横側面133に沿ってダイシングで形成されたスリットであり、例えば信号端子125と信号端子128とを電氣的にも機構的にも分離している。

【0061】図11は、子基板122の縦側面136近傍の部分拡大図である。縦側面136に設けられたスルーホール140、141、142の両端であって、縦側面136の方向をエンドミルで切削143して、隣接する子基板122を縦側面136で電氣的に分離している。また、144、145は夫々隣接する子基板122同士のパターンであり、この縦側面136では、そのパターン144、145を連結させず電氣的に分離させている。このことにより、例えばパターン144、145に同じ信号が供給されるものであったとしても高周波的に同じ性能のものになる。即ち、分割しても性能は変わらない。

【0062】子基板122を分割114するときは、この縦側面136に沿ってカッターで切断する。なお、この縦側面136に沿ってV溝を形成しておいて、分割することもできる。

【0063】このように子基板122は、横側面133と縦側面136で電氣的に完全に分離されている。従って、信号端子125～132も隣接する子基板122から電氣的に分離されるので、子基板122が親基板121に連結部123で連結された状態（シート状態）で、信号端子125から132に信号を接続して、VCO単体にしたときと同じ条件で連結された基板上的VCOの動作をさせることができる。その他、実施の形態1と同じものについては説明を簡略化する。

【0064】次に、この子基板122に被せるシールドケース150と捺印について説明する。なお、このシールドケース150と捺印については、実施の形態1でも同様である。図12は、親基板121に形成された夫々の子基板122にシールドケース150を被せた斜視図である。151は子基板122の横側面133に形成されたグランド端子134にリフローで半田付けされた脚である。図13は、その断面図である。即ち、親基板121のスリット124側に形成されたグランド端子134にシールドケース150の脚151をクリーム半田1

60で半田付け(リフロー半田)112したものである。ここで、152は子基板122に装着された電子部品である。

【0065】図14は、子基板122にシールドケース150を被せて半田付けした後の高周波モジュールの平面図である。図14において、133aは、子基板122の横側面133の切断面であり、136aは縦側面136の切断面である。本実施の形態では、この切断面133a、136aとシールドケース150の脚151の間には、0.07~0.15mmの間隔161が設けられている。即ち、この間隔161の分だけ切断面133a、136aはシールドケース150の側面に設けられた脚151より突出していることになる。このため、親基板121から子基板122を分割するとき、分割する刃物でシールドケース150に傷を付けることがない。この突出が少ないと分割時シールドケース150の側面に傷を付けることがある。また、突出を大きくすると形状が大きくなってしまう。なお、162は信号端子である。

【0066】また、親基板121のワークシート状態でシールドケース150を被せるので、クリーム半田160は親基板121の裏面上に転写されることになる。従って、半田付け112をした後で、グランド端子134、135の底面部134a、135aに半田160の痕跡160aが残ることになる。

【0067】このようにして、シールドケース150の脚151とグランド端子134、135と半田付け115される訳だが、子基板122の切断面133a、136aは脚151より突出しているので、例えば外力が加わったとしてもグランド端子134、135と脚151とを接続する半田にクラックが発生することはない。

【0068】次に、シールドケース150と子基板122との関係の他の例を説明する。シールドケース150の表面を粗面とすれば表面積が増加するので、例えば子基板122内に発熱部品があったとしても放熱性能は向上する。これを実現するために、子基板122の横側面133をダイシングでスリット124の形成時にシールドケース150の側面にダイシングの刃で粗面を形成することができる。

【0069】このことにより、シールドケース150の側面の表面積が増加するので、放熱性能が向上する。また、このようにすれば子基板122の切断面133aはシールドケース150の側面から突出することなく小型化を図ることができる。更に、ダイシングによる子基板122の切断と同一工程での粗面の形成が可能となり、別に粗面形成の工程を設ける必要がない。なお、この粗面は側面全体に設けても良いし、一側面だけでも良い。また、天面には粗面を形成していないので、美観を損なうことはない。

【0070】また、シールドケース150は、図15に

示すように、金型台153に金属板(ブリキ板)154を載せ、打ち抜きポンチ155を下降させて打ち抜いたものである。このとき、金属板154の打ち抜き部にはバリ156が生ずる。

【0071】次に、図16に示すように、この打ち抜き方向157に折り曲げて折り曲げ部158を形成し、この折り曲げ部158の先端に脚151を形成してシールドケース150を完成させる。このシールドケース150を子基板122のグランド端子134に挿入する。そうすると、バリ156のためグランド端子134の壁面134aと脚151との間に隙間159が形成される。この隙間159のためリフロー熱で溶融されて半田は毛細管現象で万遍なく半田付けされることになる。また、隣接する子基板122側へはバリ156は突出しないので、隣接する子基板122との間の距離を小さくすることができる。また、高周波モジュールの外側に触っても安全である。

【0072】次に、このシールドケース150の天面に捺印をする。ワークシート状で捺印するので、一度に捺印することができ作業能率が向上する。また、この捺印にはレーザー光を用いている。従って、捺印位置が製品によってばらつくことはなく美観上優れている。また、レーザー光を用いることにより、小型のモジュールにも容易に捺印することができ、その印字スピードも速い。また、レーザー光なので手で擦っても消えることはない。

【0073】

【発明の効果】以上のように本発明によれば、同一の回路パターンが設けられるとともに略四角形をした複数個の子基板と、この子基板同士が連結して形成されるとともに両端には連結部を有した親基板とから成り、前記子基板の横側面に第1の回路に接続された信号端子を設けるとともに、この信号端子は隣接して形成された他の子基板の第2の回路に接続された信号端子と一体成形され、これらの子基板に電子部品を装着する第1の工程と、この第1の工程の後に、前記一体成形された前記子基板の信号端子と隣接する他の子基板の信号端子とを前記親基板の両端に設けられた連結部を残して電氣的に分離する第2の工程と、この第2の工程の後に、前記子基板の信号端子に検査治具のピンを当接させて第1の検査を行う第3の工程と、この第3の工程の後に、前記子基板の縦側面で分離して前記子基板を前記親基板から分離する第4の工程を有する高周波モジュールの製造方法であり、連結して設けられた子基板の横側面同士一体的に設けられた信号端子を互いに電氣的に分離する第2の工程を有しているため、第3の工程の検査までワークシート状で行うことが可能となる。このようにすることにより、子基板の個片への分割は、第3の工程の後となり、従来のように分割したものを再び並べ直して検査するというような手間が省け生産性が著しく向上する。

【0074】また、子基板同士の分離は、横側面に設けられた信号端子を直接分離しているため、従来のように金型で打ち抜くダミー部分が不要となり、基板の材料取りが良くなるので、低価格化が実現できる。

【図面の簡単な説明】

【図1】本発明の実施の形態1における高周波モジュールの製造方法の工程図

【図2】同、高周波モジュールを形成する親基板の平面図

【図3】同、工程の途中における親基板の平面図

【図4】同、親基板の要部の平面図

【図5】同、親基板内の子基板の部分拡大図

【図6】同、検査装置の説明図

【図7】同、高周波モジュールとしてのVCOの回路図

【図8】同、高周波モジュールとしてのVCO/PLLの回路図

【図9】本発明の実施の形態2における高周波モジュールの製造方法の工程図

【図10】同、親基板の要部の平面図

【図11】同、親基板内の子基板の部分拡大図

【図12】同、親基板にシールドケースを被せた斜視図

【図13】同、要部断面図

【図14】同、シールドケースを被せた高周波モジュールの平面図

【図15】同、シールドケース金型の要部断面図

10

20

*

*【図16】同、シールドケースを被せた高周波モジュールの要部断面図

【図17】従来の高周波モジュールを形成する親基板の平面図

【図18】同、子基板の平面図

【図19】同、高周波モジュールの斜視図

【図20】同、親基板の要部平面図

【符号の説明】

21 親基板

22 子基板

25 スリット

26 連結部

27 信号端子

28 信号端子

29 信号端子

30 信号端子

31 横側面

34 縦側面

39 ピン

40 検査装置本体

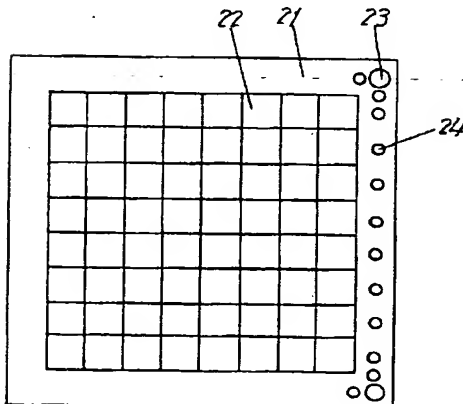
62 電子部品実装工程

64 親基板にスリットを設ける工程

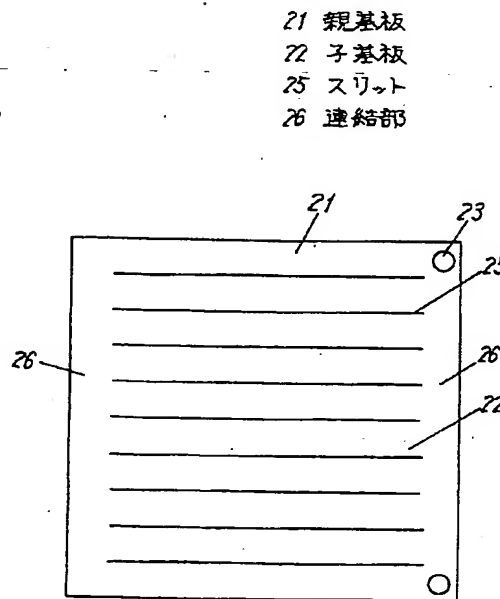
66 レーザトリミングする第1の検査工程

72 分割工程

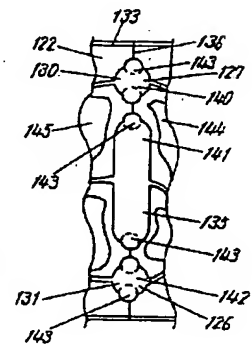
【図2】



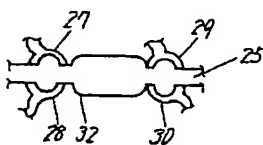
【図3】



【図11】

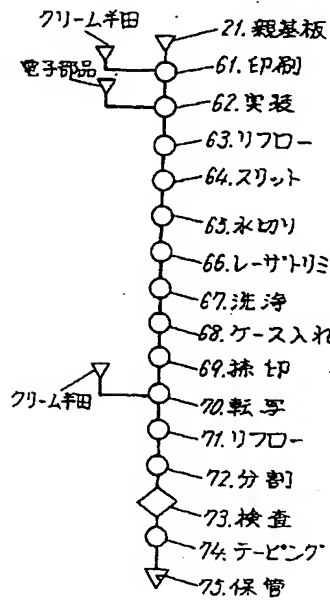


【図5】



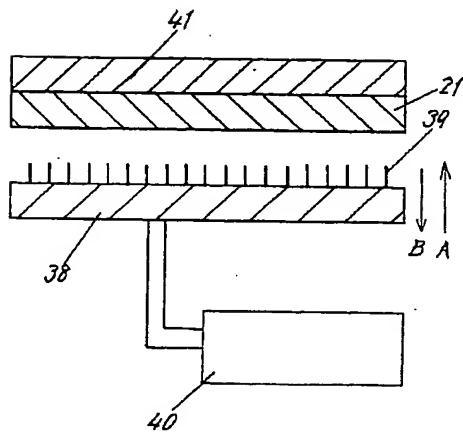
【図1】

- 62 電子部品実装工程
 64 スリットを設ける工程
 66 レーサトリミングをする工程
 72 分割工程



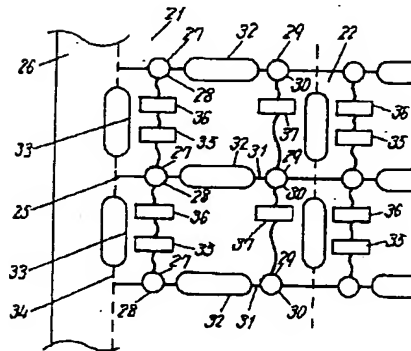
【図6】

- 39 ピン (Pin)
 40 検査装置本体 (Inspection device main body)

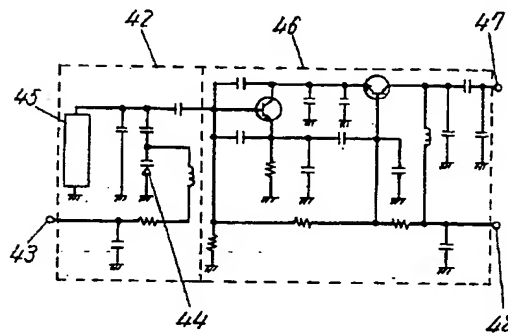


【図4】

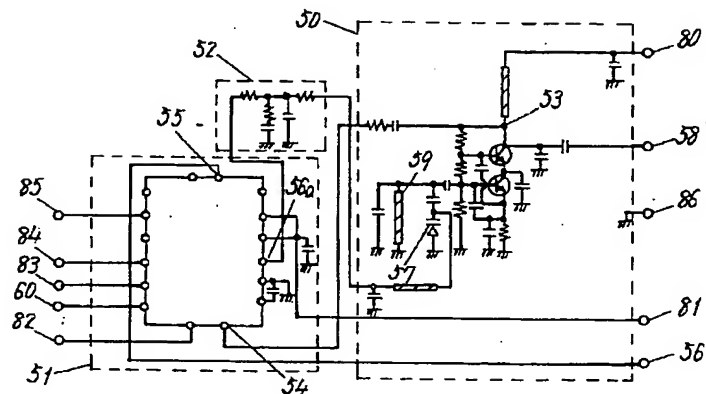
- 21 親基板 (Mother substrate)
 22 子基板 (Substrate)
 25 スリット (Slit)
 26 連結部 (Connecting part)
 27~30 信号端子 (Signal terminals)
 31 横側面 (Side surface)
 34 縦側面 (Side surface)



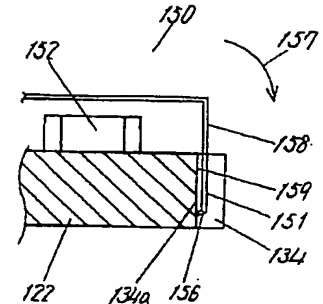
【図7】



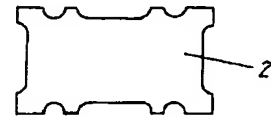
【図8】



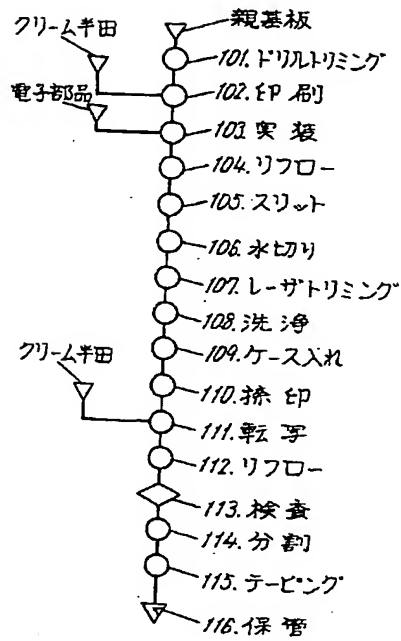
【図16】



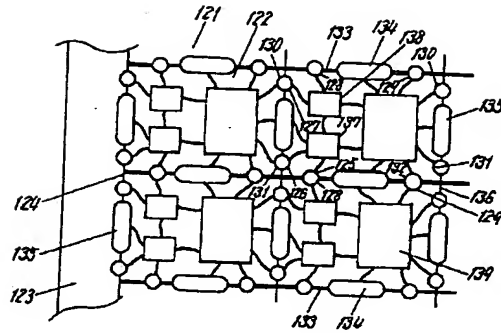
【図18】



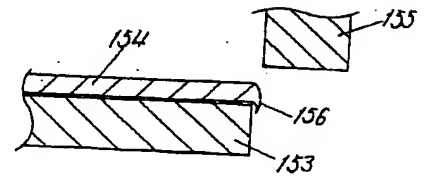
【図9】



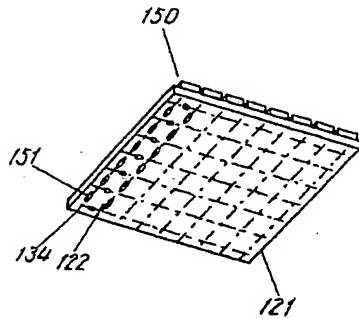
【図10】



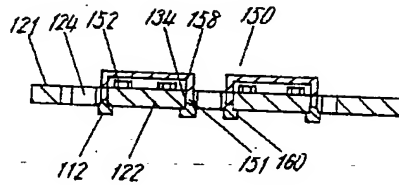
【図15】



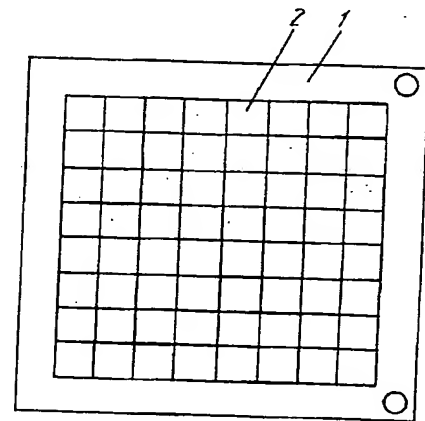
【図12】



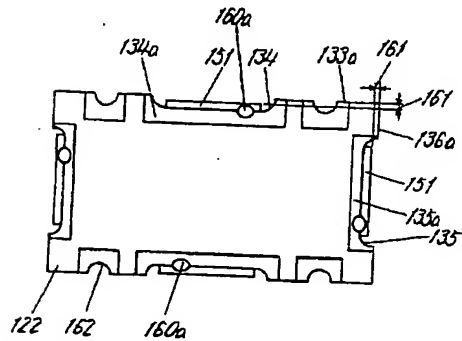
【図13】



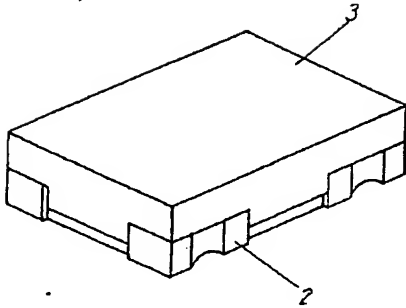
【図17】



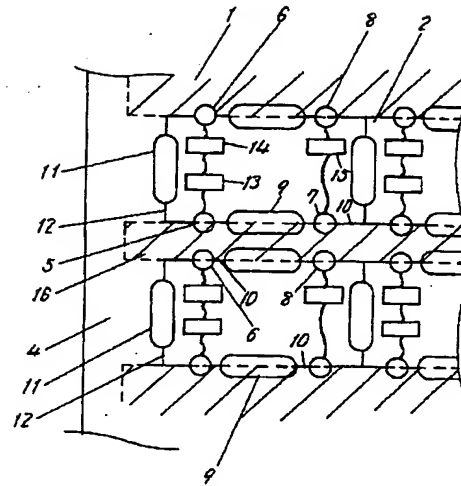
【図14】



【図19】



【図20】



フロントページの続き

(72)発明者 矢島 隆弘
大阪府門真市大字門真1006番地 松下電器
産業株式会社内

(72)発明者 津山 和彦
大阪府門真市大字門真1006番地 松下電器
産業株式会社内

Fターム(参考) 5E062 DD01 DD09